

РЕАЛИЗАЦИЯ ЦЕЛОЧИСЛЕННЫХ ЦИФРОВЫХ РЕКУРСИВНЫХ ФИЛЬТРОВ БЕЗ УМНОЖИТЕЛЕЙ НА ПЛИС ОТЕЧЕСТВЕННОГО ПРОИЗВОДСТВА

Артемьев В.В., аспирант Филиала РФЯЦ-ВНИИЭФ "Научно-исследовательского института измерительных систем им. Ю.Е. Седакова», e-mail: zzzrf413@bk.ru;

Кашин А.В., д.т.н., зам. главного конструктора, начальник научно-исследовательского отдела Филиала РФЯЦ-ВНИИЭФ «Научно-исследовательского института измерительных систем им. Ю.Е. Седакова», e-mail: aKashin@niis.nnov.ru.

IMPLEMENTATION OF INTEGER RECURSIVE DIGITAL FILTERS WITHOUT MULTIPLIERS ON FPGA OF THE RUSSIAN PRODUCTION

Artemiev V.V., Kashin A.V.

The article is devoted to the synthesis of recursive digital integer filter with the possibility of its implementation in FPGA. The article consists of six parts. The first part is an introduction. The second part provides an overview of the classical approaches of solving the problem of designing multiplierless digital filters. In the third part of the article proposes a method-integer nonlinear programming, allowing to solve the task on the specified set of parameters. Part four describes the hardware implementation on FPGA recursive digital filters without multiplier. In part five given the volume of the matrix space necessary for the implementation of digital filters synthesized on not equidistant set of parameters. The sixth part shows the performance of digital filters. The seventh part is the conclusion.

Key words: digital integer filter, implementation in FPGA, method-integer nonlinear programming.

Ключевые слова: Цифровой целочисленный фильтр, без умножителей, программируемая логическая интегральная схема.

Введение

Цифровой фильтр (ЦФ) является основным устройством во многих системах цифровой обработки сигналов (ЦОС). При проектировании ЦФ для систем, реализуемых на программируемых логических интегральных схемах (ПЛИС), заказных или полузаказных СБИС, ставятся задачи получения требуемых селективных характеристик ЦФ при минимальном количестве ресурсов занимаемых на кристалле, например, таких как логические элементы. Особо остро вопрос количества необходимых ресурсов стоит для отечественных микросхем базовых матричных кристаллов (БМК), на которых осуществляется изготовление конкретных БИС, и ПЛИС, например, таких как ПЛИС 5578ТС024 (АЕЯР.431260.978ТУ) и 5576ХС7Т (АЕНВ.431260.059ТУ) производства «АО ВЗПП-С» (г. Воронеж), имеющих невысокие показатели количества логических элементов и быстродействия по сравнению с импортными аналогами. Поэтому неоптимальное решение задачи проектирование ЦФ приводит к неоправданному снижению быстродействия, препятствует размещению системы ЦОС на одном или малом числе кристаллов, повышает стоимость изделия и увеличивает потребляемую мощность.

Сложность реализации цифровых фильтров определяется умножителями [1]. На практике при построении различных систем ЦОС широко применяются ЦФ с постоянными коэффициентами и, как правило, высокоскоростные специализированные системы ЦОС оперируют с фиксированной, а не с плавающей точкой. Умножение на постоянный коэффициент можно заменить параллельными операциями сдвига и суммирова-

Рассматриваются вопросы реализации цифрового целочисленного рекурсивного фильтра на ПЛИС без умножителей. Приводятся значения необходимого матричного пространства для ПЛИС 5578ТС024 (АЕЯР.431260.978ТУ) и 5576ХС7Т (АЕНВ.431260.059ТУ) отечественного производства, а также тактовые частоты, характеризующие быстродействие цифрового фильтра.

ния/вычитания, что значительно упростит реализацию функции и повысит её быстродействие. Параллельный сдвиг не требует аппаратных и временных затрат и выполняется простым рассогласованием разрядных шин. Цифровые фильтры, в которых умножения на коэффициенты заменены операциями сдвиг/суммирование, называют цифровыми фильтрами без умножителей.

Целью данной работы является реализация на ПЛИС рекурсивного ЦФ, синтезированного на определённом множестве целочисленных коэффициентов, позволяющем оптимизировать объем матричного пространства ПЛИС и повысить её быстродействие.

Методы проектирования цифровых фильтров без умножителей

Постоянные коэффициенты ЦФ, используемые в операциях умножения, при реализации на ПЛИС, могут быть представлены в виде степени двойки [2]:

$$C = \sum_{i=0}^{R-1} k_i \cdot 2^i, \quad (1)$$

где $k_i = \{0,1\}$ код представления числа. При проектировании ЦФ в базисе ПЛИС целесообразно использовать представление [2], в котором коэффициенты (1) – это сумма и/или разность чисел, равных степени двойки, где $k_i = \{0,1,-1\}$. Такое представление называется знако-разрядным кодом (ЗРК). Для любого числа существует бесконечное множество знако-разрядных представлений

этого числа. Знако-разрядное представление, имеющее минимальное количество 1 и -1, называется каноническим знако-разрядным кодом (КЗРК). Преимуществом при представлении числа в виде КЗРК является меньшее количество сумматоров, необходимых для реализации умножителя, что дает выигрыш при их аппаратной реализации.

Уменьшить количество сдвиговых сумматоров, используемых для реализации умножения, можно также выделением общих подвыражений [2, 13]. В этом случае постоянный коэффициент представляется в виде

$$C = \prod_{j=1}^n \sum_{i=0}^{R-1} k'_{ji} \cdot 2^i, \quad (2)$$

Операции умножения в (2) выполняются сдвигом.

Поскольку требованиям, предъявляемыми к цифровому фильтру по его селективным параметрам, могут удовлетворять множество решений, то возникает задача поиска решения с минимальным общим числом сумматоров, заменяющих умножители на определенное число.

Большинство работ [3-11] по проектированию цифровых рекурсивных фильтров с минимальным количеством ресурсов необходимых для их реализации на ПЛИС основывается на использовании при построении каскада из двух секций все пропускающих фильтров, подключенных в параллель. Как правило, можно выделить два этапа:

1. Поиск хороших начальных точек в области исходных параметров.
2. Локальный поиск решений с квантованными коэффициентами в окрестности этих точек.

В работе [7] для поиска оптимальных коэффициентов фильтра предлагается применять алгоритм ММ-МФА, основанный на глобальном поисковом алгоритме имитации отжига. Так же для поиска коэффициентов применяются генетические алгоритмы [12]. Однако эти поисковые алгоритмы не гарантируют нахождение наилучшего результата.

Наиболее близка к тематике статьи работа [3], в которой рассматривается вопрос синтеза ЦФ с применением билинейного преобразования аналогового прототипа эллиптических рекурсивных фильтров максимальной добротности (Elliptic filters with maximal Q-factor (EMQF)). В работе для построения ЦФ определяется некоторое множество чисел, оптимальных при реализации умножения с помощью операций сдвига и суммирования, однако алгоритм выборки не гарантирует точную выборку из этого множества, и билинейное преобразование не позволяет осуществлять поиск решения задачи проектирования ЦФ по совокупности характеристик фильтра, например, с учетом ФЧХ и/или ГВЗ.

Метод целочисленного нелинейного программирования

Многофункциональный синтез целочисленных цифровых фильтров по совокупности требуемых функциональных характеристик может быть осуществлен с помощью метода целочисленного нелинейного программирования (ЦНП).

Принципиальное отличие ЦНП-синтеза заключается в том, что в данном случае для удовлетворения требуемого функционирования целочисленного ЦФ на стадии его проектирования не используются никакие искусственные приемы и подходы классических методов [14-16] (аналоговые прототипы, методы аппроксимации, быстрой свёртки и др.), приводящие к существенным ограничениям в выполнении функциональных требований и систематическим ошибкам, а осуществляется прямой поиск требуемых целочисленных коэффициентов фильтра прямо по его математическому определению (модели) [17-19]. Критерием поиска является соответствие совокупного текущего функционирования фильтра его требуемому функционированию.

В качестве базовой структуры ЦФ синтезируемого методом ЦНП используется форма каскадного соединения целочисленных БИХ-звеньев 2-го порядка с передаточной функцией:

$$H(z) = \prod_{i=1}^m \frac{b_{0i} + b_{1i}z^{-1} + b_{2i}z^{-2}}{a_{0i} + a_{1i}z^{-1} + a_{2i}z^{-2}}, \quad (3)$$

где m – число звеньев ЦФ, комплексная переменная

$$z = e^{j\omega}, \quad \text{а } \omega = \frac{2\pi f}{F_{Д}} - \text{цифровая частота. Из соотношения}$$

(3) получается разностное уравнение для одного звена рекурсивного целочисленного фильтра:

$$y_n = (b_0x_n + b_1x_{n-1} + b_2x_{n-2} - a_1y_{n-1} - a_2y_{n-2}) / a_0. \quad (4)$$

Операция деления на целочисленный нормирующий коэффициент a_0 реализуется при помощи операции побитового сдвига, при условии принадлежности каждого i -го нормирующего коэффициента биномиальному целочисленному ряду:

$$a_{0i} \in \{2^q\}, \quad q = \overline{0, R-1} \quad i = \overline{1, m}, \quad (5)$$

где R – разрядность цифровой платформы.

При синтезе ЦФ с линейной фазой целевая функция формируется в виде аддитивной свёртки двух частных целевых функций $f_{АЧХ}(\mathbf{IX})$ и $f_{ФЧХ}(\mathbf{IX})$, обеспечивающих соответственно выполнение требований как к амплитудной селективности фильтра, так и к линейности его фазы:

$$F(\mathbf{IX}) = \beta_1 f_{АЧХ}(\mathbf{IX}) + \beta_2 f_{ФЧХ}(\mathbf{IX}) \quad (6)$$

Частная целевая функция $f_{АЧХ}(\mathbf{IX})$ при этом определяется среднеквадратичной ошибкой σ выполнения требований к АЧХ фильтра, а функция $f_{ФЧХ}(\mathbf{IX})$ – максимальным отклонением текущей фазы фильтра от требуемой линейной ФЧХ фильтра.

Относительно целевой функции (6), задача дискретного целочисленного программирования для синтеза на не эквидистантном множестве R -разрядного рекурсивного фильтра в форме каскадного соединения m -звеньев второго порядка записывается так:

$$F^o(\mathbf{IX}^o) = \min F(\mathbf{IX}), \quad \mathbf{IX} \in I^{5m} \quad (7)$$

$$a_{di} \in I_s \quad d = \overline{1, 2} \quad i = \overline{1, m} \quad (8)$$

$$b_{di} \in I_s \quad d = \overline{0, 2} \quad i = \overline{1, m} \quad (9)$$

$$a_{0i} \in \{2^q\} \quad q = \overline{0, R-1} \quad (9)$$

$$|Z_{pi}| < 1 \quad i = \overline{1, m} \quad (10)$$

Общая экстремальная задача дискретного синтеза (7) записана относительно целочисленного пространства I^m параметров (коэффициентов фильтра), размерностью $5m$. Ограничение (8) задает одно из заранее определённых неэквидистантных множеств чисел I_s с малым количеством сумматоров в представлении, из которого осуществляется выборка целочисленных коэффициентов. На рис. 1-3 показаны распределения для множеств параметров I_0, I_1, I_2 . Например множество I_0 состоит из чисел равных степени двойки в отрезке от -2^{R-1} до 2^{R-1} , а I_1 из чисел с одним и менее количеством сумматоров в представлении. Соотношение (9) определяет принадлежность коэффициентов a_{0i} биномиальному ряду. Функциональные ограничения (10) контролируют условие устойчивости рекурсивного фильтра по всем полюсам коэффициента передачи.

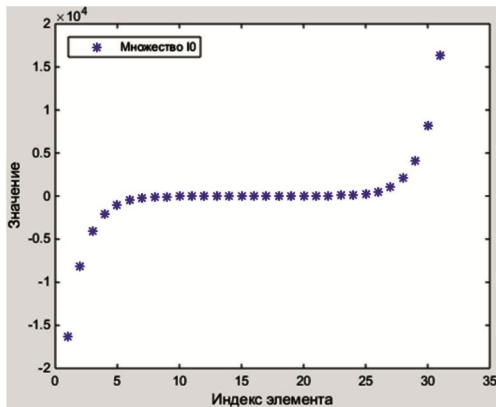


Рис. 1. Распределение множества I_0

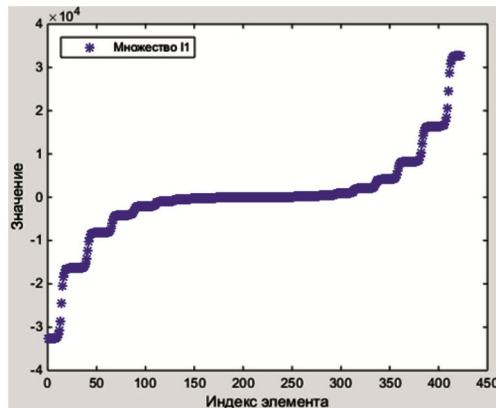


Рис. 2. Распределение множества I_1

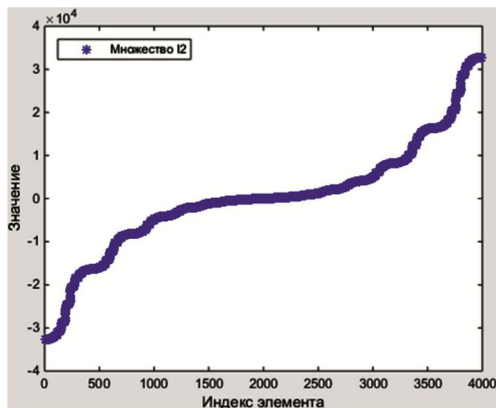


Рис. 3. Распределение множества I_2

Реализация на ПЛИС

Так как отечественные микросхемы ПЛИС по архитектуре соответствуют ранним семействам ПЛИС фирмы Altera, которые не имеют аппаратных умножителей, то с целью получения кросс платформенного HDL описания программирование осуществляется на языке VHDL под заданную структуру фильтра, соответствующую разностному уравнению (4) без явной привязки к аппаратным блокам «умножение с накоплением» и использования IP ядер. Предлагается универсальное VHDL-описание структуры ЦЦФ на ПЛИС.

При аппаратной реализации на ПЛИС используется пять регистров для хранения входных значений x_n, x_{n-1}, x_{n-2} и выходных вычисленных значений y_{n-1}, y_{n-2} . Для одновременного (в параллель) выполнения операций умножения на коэффициенты фильтра применяются пять схем, реализующих умножитель с помощью сдвигов и сумматоров. Получившиеся значения складываются с помощью двух сумматоров, установленных в параллель и двух последовательно. Разрядность сумматоров согласована с выходной разрядностью схем умножителей. Сдвиг осуществляется путем выборки соответствующих цепей разрядов из выходной шины данных сумматора.

На рис. 4-6 приведены синтезированные по VHDL описанию схемы (RTL Schematic) звена рекурсивного целочисленного фильтра для множеств параметров I_0, I_1, I_2 .

Тактовая частота звена фильтра определяется исходя из задержки вычисления значения звена (4), которая, в свою очередь, зависит от времени прохождения сигнала от регистра к регистру по самой длинной цепи. Важно отметить, что при реализации на ПЛИС отрицательные числа представляются в дополнительном коде, что приводит к необходимости использования дополнительного сумматора для перевода чисел в отрицательные.

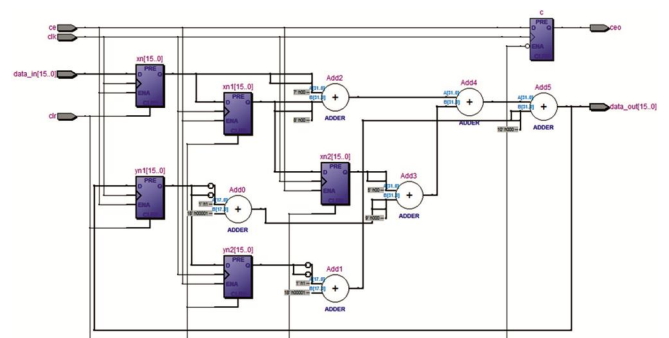


Рис. 4. Синтезированная схема (RTL Schematic) рекурсивного звена ЦЦФ на множестве параметров I_0

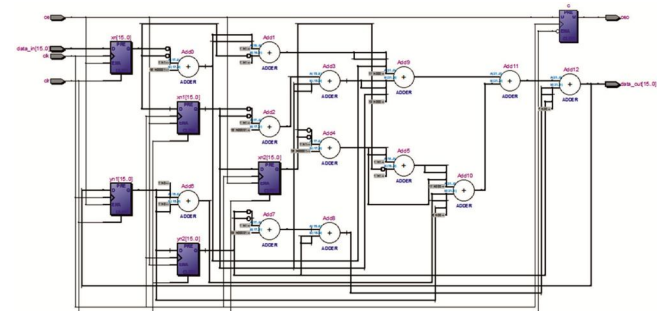


Рис. 5. Синтезированная схема (RTL Schematic) рекурсивного звена ЦЦФ на множестве параметров I_1

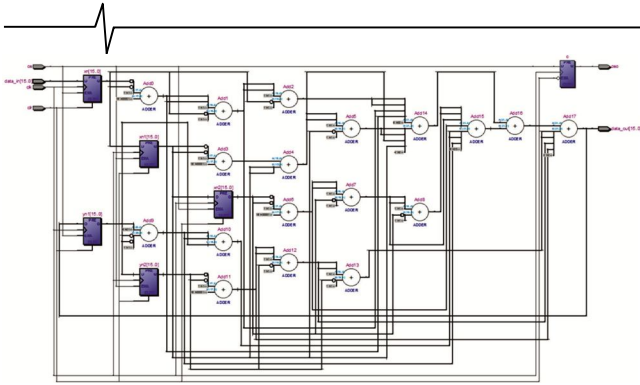


Рис. 6. Синтезированная схема (RTL Schematic) рекурсивного звена ЦЦФ на множестве параметров I_2

Ресурсы ПЛИС

Рассмотрим отечественную микросхему ПЛИС 5578ТС024 АЕЯР.431260.978ТУ. Оценка количества задействованного матричного пространства в ней проведена на основе прямого аналога – EP2C8F256I8 фирмы Altera, используемого при подготовке конфигурационной программы ПЛИС. Компоновка и трассировка осуществляется с опциями по умолчанию в САПР Altera Quartus II 11.1. Для сравнения объема матричного пространства ПЛИС использовались ЦФ полученные с помощью Matlab. При генерировании HDL-описания ЦФ в Matlab имеется возможность указать как реализовывать умножитель: либо с использованием полноценного умножителя, либо с применением встроенного алгоритма получения чисел в КЗРК представлении (CSD) или алгоритма получения КЗРК представления числа с выделением общих подвыражений (Factored-CSD). Разрядность данных, поступающих на фильтр, определена в 16 бит.

Ресурсы, необходимые для реализации шестнадцати разрядного цифрового фильтра из 10 звеньев в ПЛИС 5578ТС024, в зависимости от используемого при проектировании множества приведены в табл.1.

По анализу табл. 1 можно сделать вывод, что цифровые фильтры без умножителей, спроектированные методом ЦНП на неэквидистантных множествах I_0, I_1, I_2 показывают более высокий результат по экономии объема мат-

ричного пространства ПЛИС. Более наглядно результаты приведенные в табл. 1 можно проиллюстрировать с помощью гистограммы показанной на рис. 7. На гистограмме для значения количества аппаратных умножителей используется масштабирующий коэффициент 100.

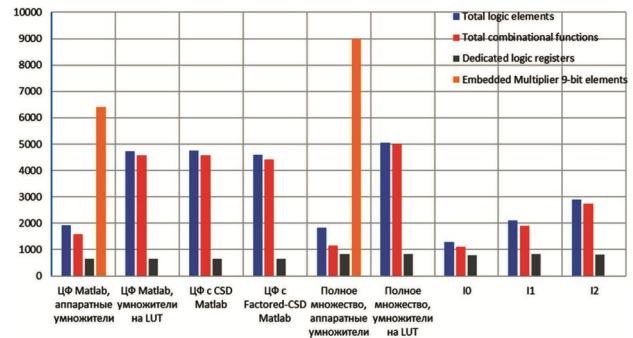


Рис. 7. Ресурсы ПЛИС 5578ТС024

Как видно из рис. 7, цифровой фильтр, полученный на неэквидистантном множестве I_1 , сопоставим по количеству требуемых для реализации логических элементов с ЦФ спроектированным на полноценном множестве, однако не требует аппаратных умножителей 9x9. ЦФ синтезированный на множестве I_2 занимает на 40 % меньше ресурсов, чем аналогичный полученный с помощью Matlab. Важно также отметить, что количество аппаратных умножителей необходимое для реализации ЦФ, синтезированного на полном множестве, в ПЛИС 5578ТС024 больше числа встроенных умножителей самой ПЛИС.

ПЛИС 5576ХС7Т АЕНВ.431260.059ТУ имеет меньшее количество ресурсов по сравнению с 5578ТС024 и в ней отсутствуют аппаратные умножители. Однако основной особенностью применения данной ПЛИС является её высокая стойкость к внешним воздействующим факторам. Разрядность данных, поступающих на фильтр, была взята 12 бит. Ресурсы, необходимые для реализации одного звена цифрового фильтра в ПЛИС 5576ХС7Т АЕНВ.431260.059ТУ, в зависимости от используемого при проектировании множества приведены в табл. 2.

Таблица 1. Ресурсы ПЛИС 5578ТС024

Ресурс ПЛИС 5578ТС024	Total logic elements		Total combinational functions		Dedicated logic registers		Embedded Multiplier 9-bit elements	
Всего в ПЛИС 5578ТС024	8256		8256		8256		36	
ЦФ Matlab, аппаратные умножители	1909	23 %	1574	19 %	648	8 %	64	178 %
ЦФ Matlab, умножители на LUT	4719	57 %	4572	55 %	648	8 %	0	0 %
ЦФ с CSD Matlab	4745	57 %	4560	55 %	646	8 %	0	0 %
ЦФ с Factored-CSD Matlab	4588	56 %	4404	53 %	646	8 %	0	0 %
Полное множество, аппаратные умножители	1820	22 %	1153	14 %	827	10 %	90	250 %
Полное множество, умножители на LUT	5039	61 %	5011	61 %	827	10 %	0	0 %
I_0	1287	16 %	1109	13 %	777	9 %	0	0 %
I_1	2097	25 %	1901	23 %	827	10 %	0	0 %
I_2	2884	35 %	2723	33 %	811	10 %	0	0 %

Таблица 2. Ресурсы ПЛИС 5576XC7T

Ресурс ПЛИС 5576XC7T	Logic cells
Всего в ПЛИС 5576XC7T	1728
ЦФ синтезированный в Matlab	968 (56%)
ЦФ синтезированный с CSD в Matlab	996 (57%)
ЦФ синтезированный с Factored-CSD в Matlab	928 (53%)
Полное множество	711 (41%)
I_0	189 (10%)
I_1	306 (17%)
I_2	428 (24%)

По анализу табл. 2 можно так же сделать вывод, что цифровые фильтры без умножителей, спроектированные методом ЦНП на неэквидистантных множествах I_0 , I_1 , I_2 показывают более высокий результат по экономии объема матричного пространства ПЛИС. Более наглядно результаты приведенные в табл. 2 также можно проиллюстрировать с помощью гистограммы показанной на рис. 8.

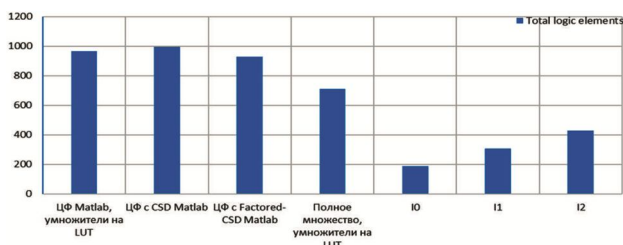


Рис. 8. Ресурсы ПЛИС 5576XC7T

Как видно из рис. 8 выигрыш по количеству требуемых ресурсов для реализации ЦФ при использовании неэквидистантных множеств I_0 , I_1 , I_2 более существенен чем на рис. 7. ЦФ синтезированный на множестве I_2 занимает на 50 % меньше ресурсов, чем аналогичный полученный с помощью Matlab.

Оценка количества используемого матричного пространства, показанная в табл. 2 и на рис. 8, отечественной микросхемы ПЛИС 5576XC7T АЕНВ.431260.059ТУ приведена на основе прямого аналога EPF10K30EFC256-3, применяемого при подготовке конфигурационной программы ПЛИС. Компоновка и трассировка осуществляется с опциями по умолчанию в САПР Max II + Plus. Также важно отметить, что VHDL-описание цифровых фильтров, синтезированных с помощью Matlab, не может быть непосредственно применено в проекте САПР Max II + Plus, т.к. в описании используется библиотека IEEE.numeric_std.ALL, не поддерживаемая данным САПР. Требуется доработка VHDL-описания цифровых фильтров, синтезированных с помощью Matlab при применении в ПЛИС 5576XC7T АЕНВ.431260.059ТУ и САПРе Max II + Plus.

Быстродействие

Одной из ключевых характеристик ЦФ является его быстродействие – это количество обработанных отчетов фильтром за единицу времени. Данная характеристика определяет ширину полосы цифрового фильтра для систем, работающих в режиме реального времени, где необходимо проводить обработку данных за ограни-

ченный временной интервал. Тактовые частоты работы ЦФ в базе ПЛИС, одновременно являющиеся частотами дискретизации для систем, работающих в реальном времени, представлены на рис. 9-10.

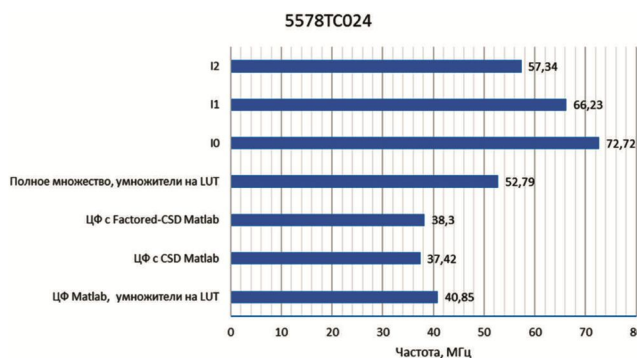


Рис. 9. Быстродействие ЦФ в ПЛИС 5578TC024

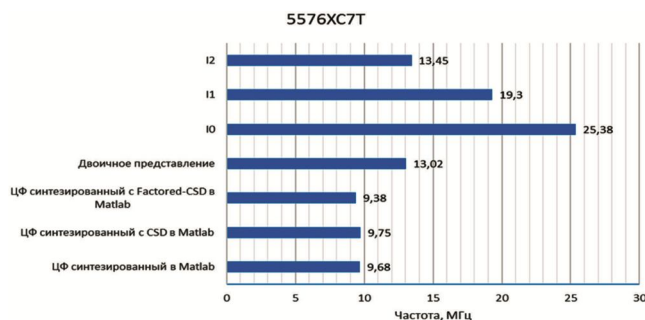


Рис. 10. Быстродействие ЦФ (одно звено) в ПЛИС 5576XC7T

Как видно из рис. 9-10, цифровые фильтры, спроектированные на неэквидистантных множествах параметров I_0 , I_1 , I_2 , показывают более высокий результат по быстродействию по сравнению с фильтрами, спроектированными в Matlab и на полном множестве.

Заключение

Разработано универсальное VHDL-описание рекурсивного цифрового фильтра без умножителей, синтезированного методом ЦНП для отечественных ПЛИС/БМК. Цифровые фильтры, спроектированные на неэквидистантных множествах параметров I_0 , I_1 , I_2 , обеспечивают экономию объема матричного пространства и быстродействие на всех представленных ПЛИС по сравнению с цифровыми фильтрами, полученными классическим подходом с применением билинейного преобразования.

Литература

1. Мингазин А.Т. Синтез цифровых фильтров для высокоскоростных систем на кристалле. // «Цифровая обработка сигналов». 2004. №2 с. 14 – 32.
2. Koren I. Computer Arithmetic Algorithms (Second ed.), A.K. Peters, Ltd. (Ed.), 2002.
3. Milic L.D., Lutovac M.D. Design of multiplierless elliptic IIR filters with a small quantization error. // IEEE Trans. Signal Proc. 1999. Vol. 47. № 2. P. 469–479.
4. Lutovac M.D., Milic L.D. Approximate linear phase multiplierless IIR halfband filter. // IEEE Trans. Signal Proc. Lett. 2000. Vol. 7. № 3. P. 52–53.
5. Lutovac M. D. and Milic' Lj. D. «Design of multiplierless

elliptic IIR halfband filters and Hilbert transformers», in Proc. EUSIPCO, '98 Rodos, Greece, Sept. 1998, pp. 291–294.

6. Yli-Kaakinen J., Saramaki T. An algorithm for the design of multiplierless approximately linear-phase lattice wave digital filters. // ISCAS. 2000. May. P. 77–80.

7. Persson P., Nordebo S., Claesson I. A multimode mean field annealing technique to design recursive digital filters. // IEEE Trans. Circuits and Syst.: II. 2001.

8. Yli-Kaakinen J., Saramaki T. A systematic algorithm for the design of multiplierless lattice wave digital filters. // ISCCSP. 2004. Mar. P. 393–396.

9. Milic L. D., Lutovac M. D. Efficient algorithm for the design of high-speed elliptic IIR filters. // Int. J. Electron. Commun. (AEU). 2003. Vol. 57. № 4. P. 255–262.

10. Мингазин А.Т. Синтез цифровых фильтров на основе фазовых цепей с конечной длиной слова коэффициентов. // II Международная конференция «Цифровая обработка сигналов и ее применения» (DSPA). 1999. Т. 1. Сентябрь. С. 112–116.

11. Мингазин А.Т. Синтез полуполосных цифровых фильтров без умножителей на основе фазовых цепей. // VI Международная конференция «Цифровая обработка сигналов и ее применения» (DSPA). 2004. Т. 1. Март-Апрель. С. 39–41.

12. Плотников П.В. Повышение эффективности реали-

зации цифровых фильтров в ПЛИС. // Проблемы разработки перспективных микроэлектронных систем – 2006. Сборник научных трудов / под общ. ред. А.Л. Стемпковского. М.:ИППМ РАН, 2006, с.333-338.

13. Алёшин Д.В. Алгоритм синтеза целочисленных умножителей для цифровых КИХ-фильтров. 9-я международная конференция «Цифровая обработка сигналов и её применение». DSPA-2007. с. 96 – 98.

14. Айфичер Э., Джервис Б. Цифровая обработка сигналов: практический подход, 2-е издание. Пер. с англ. М.: Издательский дом «Вильямс», 2004.

15. Антоню А. Цифровые фильтры: анализ и проектирование. М.: Радио и Связь, 1983.

16. Баскаков С.И. Радиотехнические цепи и сигналы. М.: Высшая школа, 2005.

17. Бугров В.Н. Проектирование цифровых фильтров методами целочисленного нелинейного программирования // Вестник ННГУ, 2009, № 6. С. 61 – 70.

18. Артемьев В.В., Бугров В.Н. Синтез цифровых рекурсивных фильтров с линейной фазой // Компоненты и технологии, 2013, № 7. С. 60 – 62.

19. Артемьев В.В., Бугров В.Н., Пройдаков В., Шкелев Е.И., Целочисленные цифровые фильтры – эффективное решение для 8-битовых цифровых платформ // Компоненты и технологии, 2013, № 10. С. 104 – 110.

Уважаемые коллеги!

Приглашаем Вас принять участие в формировании тематических выпусков журнала «Цифровая обработка сигналов» и размещению рекламы продукции (услуг) Вашей организации на его страницах. В случае положительного решения просим представить в редакцию журнала Ваши предложения по плановому размещению информационных материалов и макет рекламы продукции (услуг) с указанием желаемого её месторасположения: обложка (2-я, 3-я или 4-я стр.), цветная внутренняя полоса (объем полосы).

Журнал «Цифровая обработка сигналов» издается с 1999 года. Выходит ежеквартально, тиражом – 700 экз. Распространяется по подписке через агентство «Роспечать» в России (индекс 82185), СНГ и странах Балтии (индекс 20630), а также на Конференции: «Цифровая обработка сигналов и ее применение – DSPA».

Научно-технический журнал «Цифровая обработка сигналов» включен в Перечень изданий, рекомендуемый ВАК РФ для публикации результатов научных исследований соискателями ученой степени доктора и кандидата технических наук в области радиотехники, связи, вычислительной техники, электроники, приборостроения, информационных технологий, информационно-измерительных и управляющих систем. По предварительным итогам за 2015 год по рейтингу Science Index базы РИНЦ (3,394) журнал «Цифровая обработка сигналов» занимает 344-ю позицию из почти 3000 представленных изданий. Импакт-фактор журнала за 5-летний период цитируемости составил 0,535!

Планируемые сроки издания отдельных номеров журнала:

- № 2 июнь 2018 г. Тематический выпуск по материалам 20-й Международной научно-технической конференции «Цифровая обработка сигналов и ее применение-DSPA».
- № 3 сентябрь 2018 г. Тематический выпуск: «Цифровая обработка изображений».
- № 4 декабрь 2018 г. Тематический выпуск: «ЦОС в радиотехнике и системах телекоммуникаций».

Ориентировочная стоимость рекламных услуг:

- 4-я (внешняя) страница цветной обложки – 25 тысяч рублей.
- 2-я и 3-я (внутренние) страницы цветной обложки – 15 тысяч рублей.
- 1/2 цветной внутренней полосы – 8 тысяч рублей.

Ждем Ваших предложений.

С наилучшими пожеланиями, зам. главного редактора
д.т.н., профессор Витязев Владимир Викторович, телефон 8-903-834-81-81.
Предложения прошу направлять по адресу: E-mail: vityazev.v.v@rsreu.ru или info@dspa.ru