

ЭВОЛЮЦИЯ ПРИМЕНЕНИЯ ПЛИС В СИСТЕМАХ ЦОС: ОТ СПЕЦИАЛИЗИРОВАННОГО СОПРОЦЕССОРА К АППАРАТНОЙ ПЛАТФОРМЕ (Часть 2)

Балдин М.В., Воронков Д.И., Руткевич А.В., Сенченко М.Н., Стешенко В.Б., Шишкин Г.В.

Введение

В первой части статьи мы рассмотрели вопросы, связанные с подходами к аппаратной верификации. Как известно, одной из наиболее трудно решаемых при проектировании систем ЦОС задач является задача отработки функционирования алгоритма в составе системы [1,2]. При верификации прототипов СБИС ЦОС необходимо обеспечить выполнение следующих условий:

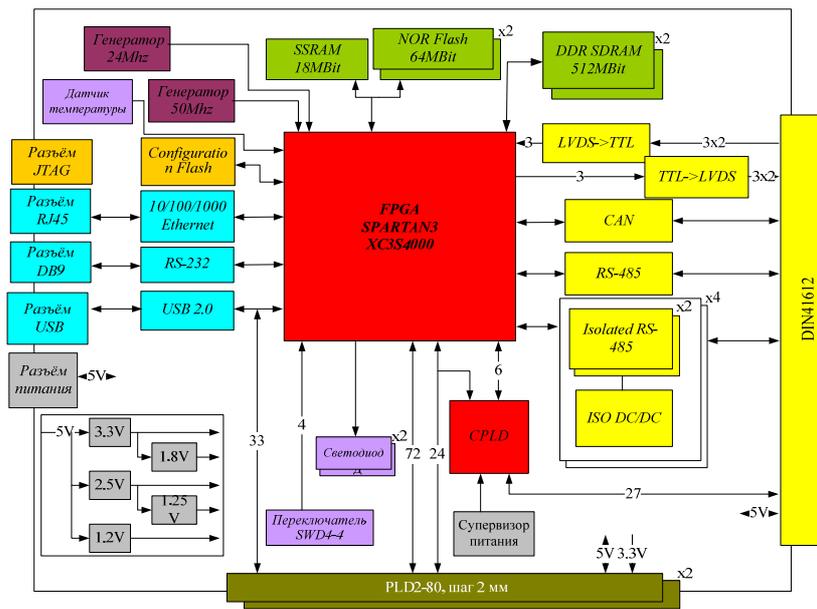
- формирование входных сигналов, желательно натурные реализации;
- запись и анализ результатов обработки;
- интеграция в существующие комплексы с использованием стандартных интерфейсов.

Приведены примеры построения современных отечественных аппаратных платформ для верификации СБИС и обработки сигналов, показаны особенности их проектирования.

Для решения поставленных задач была выполнена разработка ряда платформ [3], краткое описание технических характеристик которых представлено ниже.

Платформа «DS-E-4000»

Дальнейшим развитием аппаратных платформ для прототипирования СБИС и аппаратной верификации СнК стала аппаратная платформа «DS-E-4000», структурная схема которой приведена на рис.8, а конструкция - на рис.9.



Количество связей между разъемами PLD2-80 и FPGA равно 129

Рис.8. Структурная схема аппаратной платформы «DS-E-4000».

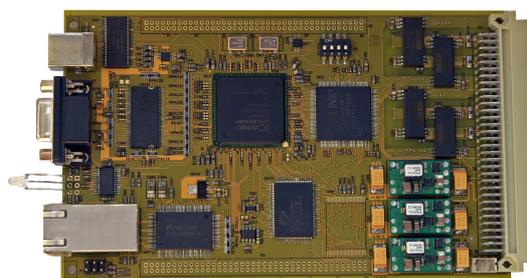


Рис.9. Общий вид модуля платформы «DS-E-4000».

Основой платформы является ПЛИС фирмы Xilinx семейства Spartan3 объемом 4 млн. лог. вентиляей. ПЛИС CPLD CoolRunner предназначена для мониторинга и тестирования работы основной ПЛИС. Стабильность работы платы также обеспечивается супервизором питания и датчиком температуры, подключенным к Spartan3. Для хранения и работы с данными на плате предусмотрено 3 типа памяти: DDR SDRAM, SSRAM и NOR Flash.

В платформе "DS-E-4000" реализуется поддержка большинства наиболее распространенных интерфейсов, таких как Ethernet 1000/100/10, USB 2.0, RS232, RS485, CAN, LVDS, а также использование вводов-выводов на разъеме, подключенном непосредственно к ПЛИС.

Основные технические характеристики аппаратной платформы «DS-E-4000»:

- ПЛИС Xilinx Spartan3 XC3S400
- ПЛИС Xilinx XC9500
- Память
 - NOR до 32 Мбайт
 - SSRAM 2 Мбайт
 - DDR SDRAM до 128 Мбайт
- Интерфейсы:
 - Ethernet 10/100/1000 (Gigabit Ethernet)
 - USB 2.0
 - Полный (с контролем потока) RS-232 на разъеме DB-9
 - CAN
 - RS485
 - восемь гальванически развязанных RS485
 - три LVDS входа, три LVDS выхода на DIN41612
 - до 129 программируемых ввода/вывода ПЛИС Spartan3
 - до 57 программируемых ввода/вывода ПЛИС XC9500
- тактовые генераторы 24МГц и 50МГц
- 4х битный переключатель
- два двухцветных светодиода
- мониторинг питания
- цифровой датчик температуры
- конструктив Евромеханика
- Напряжение питания платы: 5 В
- Промышленный и коммерческий диапазон температур

Наличие широкого набора интерфейсов ввода-вывода обуславливает ориентированность платформы на решение широкого круга задач.

Платформа выполнена в форм-факторе конструктива Евромеханика, с разъемом DIN41612. Это позволяет строить комплексы верификации практически неограниченной логической емкости (рис.10). Дополнительные разъемы, расположенные по краям платы, могут использоваться для подключения мезонинных модулей.



Рис.10. Комплекс верификации с наращиваемой логической емкостью.

Уделив значительное внимание платформам для верификации сложных и скоростных систем, нельзя не упомянуть о платформах для массового применения, к которым относится Платформа DS-ARM9

Платформа DS-ARM9 (рис.11) предназначена для построения различных приборов и устройств и представляет собой полноценный микро-компьютер на основе микропроцессора ARM9 (частота ядра 200 МГц) с собственной видео и звуковой системой. Отличительной чертой модуля от большого количества подобных изделий является микросхема ПЛИС, установленная на модуле. Основу модуля составляют микропроцессор фирмы Cirrus EP9307 и микросхема ПЛИС объемом 400 логических вентиляей. Такая комбинация направлена на решение задач, которые нельзя решить или не оптимально решаются только процессорным способом и требуют решения с помощью цифровой комбинационной логики.

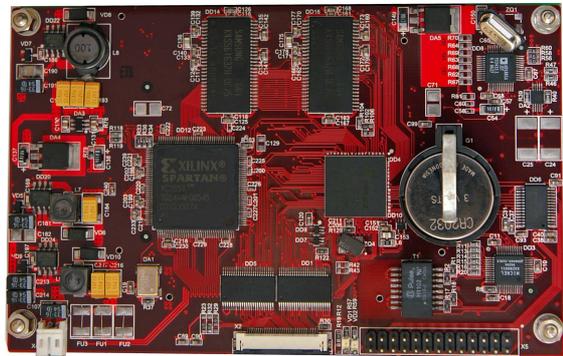


Рис.11. Платформа DS-ARM9.

Работа микропроцессора может осуществляться под управлением наиболее распространенных операционных систем, таких как Linux, Windows CE, eCos, позволяющих ускорить разработку программного обеспечения и графических интерфейсов. Возможна работа и без операционной системы.

Микропроцессор Cirrus EP9307 имеет встроенный видеоконтроллер, позволяющий подключать к DS-ARM9 TFT экраны разрешением до 800x600, со встроенной сенсорной панелью, или без нее.

Благодаря наличию ПЛИС, в которой можно реализовывать дополнительные интерфейсы и высокоскоростные вычислительные блоки, DS-ARM9 имеет широкие возможности по расширению выполняемых функций. Типовым применением является использование в системах реального времени, требующих быстрой реакции на события.

Основные технические характеристики платформы DS-ARM9:

- Процессор Cirrus EP9307, ядро ARM9, разрядность 32 бита, тактовая частота 200 МГц, частота ядра 100 МГц.
- ОЗУ SDRAM до 256 Мбайт (опционально до 1Гб)
- Загрузочная Флеш память программ: NOR до 16 Мбайт, Serial до 4Мбит.
- Встроенный флеш диск (NAND флеш память) до 4 Гбайт.
- ПЛИС Xilinx Spartan3 от 50 до 400 тысяч логических элементов.

- Видеосистема – встроенная в микропроцессор Cirrus EP9307, разрешение до 800x600.
- Аудиосистема - AC97, усилитель мощности: 1,5 Вт в режиме моно, 0,25 Вт - стерео
- Функции защиты и контроля: Сторожевой таймер (встроен в Cirrus EP930), монитор напряжения питания, цифровой датчик температуры, часы реального времени с автономным питанием от батареи.
- - Интерфейсы:
- Три интерфейса RS-232
- 34 программируемые линии ввода/вывода ПЛИС на внешнем разъеме.
- 16 программируемых линий ввода/вывода микропроцессора Cirrus EP9307 порт GPIO
- USB Host - 3 порта встроенных в микропроцессор Cirrus EP9307.
- USB Device - 1 порт.
- Интерфейс Ethernet 10/100 МБит/с.
- Звуковые аналоговые входы/выходы (кодек AC97)
- Интерфейс сенсорной панели на 4, 5, 7 или контактов либо возможно использование этого интерфейса как 8 каналов АЦП.
- 2 Выход ШИМ (PWM) (можно использовать для управления яркостью подсветки TFT экрана)
- Отладочные интерфейсы JTAG FPGA и JTAG ARM
- Питание 7 - 16 В, возможно подача напрямую стабилизированного напряжения питания +5В, или если не используются интерфейсы USB и Звук +3.3В.
- Коммерческий или промышленный диапазон температур (0 – +60 Грд. ;, -40 -- +85Грд. С.).
- Габаритные размеры 128 x 80 x 14 мм.

О специфике разработки платформ цифровой обработки сигналов

И в завершении изложения опыта проектирования цифровых платформ хотелось бы рассказать о специфике разработки платформы цифровой обработки сигналов с учетом соответствующих требований по скоростям и синхронизации.

НПП “Цифровые решения” был разработан блок цифровой обработки антенного компенсатора помех, состоящий из плат аналого-цифрового преобразования, платы цифрового вычислителя и платы распределения синхронизирующих сигналов (рис.12)

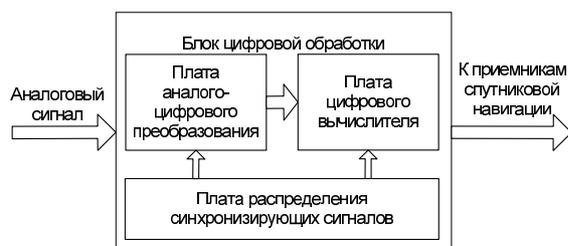


Рис. 12. Блок цифровой обработки антенного компенсатора помех.

Антенный компенсатор помех предназначен для защиты навигационной аппаратуры потребителей

спутниковых навигационных систем ГЛОНАСС и GPS при воздействии помех. Такого рода системы актуальны в условиях города при наличии массы промышленных помех, помех от паразитных составляющих в спектре разнообразной аппаратуры мобильной связи и вещания.

Для связи платы аналого-цифрового преобразования с платой цифрового вычислителя используется набор сериалайзеров с выходом LVDS, каждый из которых обеспечивает передачу цифровых данных со скоростью до 792 Мбит/с.

Алгоритм компенсации реализован посредством ПЛИС Altera семейства Stratix II и сигнального процессора TMS320C6713, выполняющих:

- предварительную фильтрацию принятого сигнала;
- коррекцию частотных характеристик каналов;
- компенсацию помех (формирование весовых коэффициентов и взвешенное суммирование принятых сигналов);
- формирование выходных данных для передачи в приемник спутниковой навигации.

Плата цифрового вычислителя предназначена для работы в составе антенного компенсатора помех и выполняет основные функции цифровой обработки сигналов.

Основные технические характеристики платы цифрового вычислителя:

- ПЛИС Altera Stratix II EP2S90FBGA1020 или EP2S60FBGA1020
- Память
- DDR SDRAM до 256 Мбайт
- NOR Flash 512KB
- SDRAM 8 Мбайт

Интерфейсы

- Приемопередатчик Ethernet 10/100
- 12 десериалайзеров
- 2 сериалайзера
- 1 сериалайзер-десериалайзер
- 8 приемопередатчиков RS-485
- 1 преобразователь TTL -> LVDS на 4 канала
- 1 преобразователь LVDS -> TTL на 4 канала
- 2 ЦАП 14 бит

Прочее

- 2 тактовых генератора (50МГц и 66МГц)
- Возможность подключение внешнего тактового сигнала
- Цифровой датчик температуры
- Напряжение питания платы 12 В
- Все микросхемы имеют промышленный диапазон температур

Структурная схема платы приведена на рис.13.

Плата аналого-цифрового преобразования предназначена для работы в составе антенного компенсатора помех и выполняет функцию преобразования в цифровую форму аналоговых сигналов промежуточной частоты.

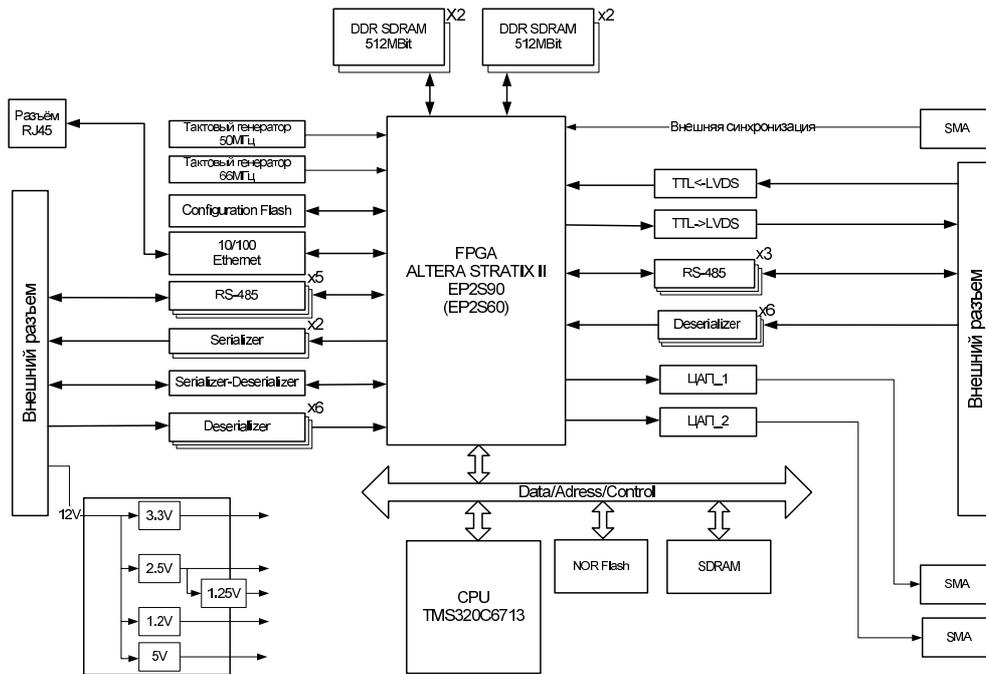


Рис. 13. Структурная схема платы цифрового вычислителя.

Основные технические характеристики платы аналого-цифрового преобразования:

- ПЛИС Spartan-3
- CPLD xc9572xl
- 6 АЦП 12-бит
- 9 сериалайзеров
- 3 приемопередатчика RS-485
- Внешняя синхронизация
- Микросхема программируемой задержки тактового сигнала

- Микросхема распределения тактовых сигналов
- 30 внешних цифровых входов/выходов
- Напряжение питания платы 12 В
- Нестандартный конструктив

Структурная схема платы АЦП приведена на рис.14.

Плата распределения синхронизирующих сигналов выполняет функцию формирования и распределения синхронизирующих сигналов между платам аналого-цифрового преобразования и цифрового вычислителя.

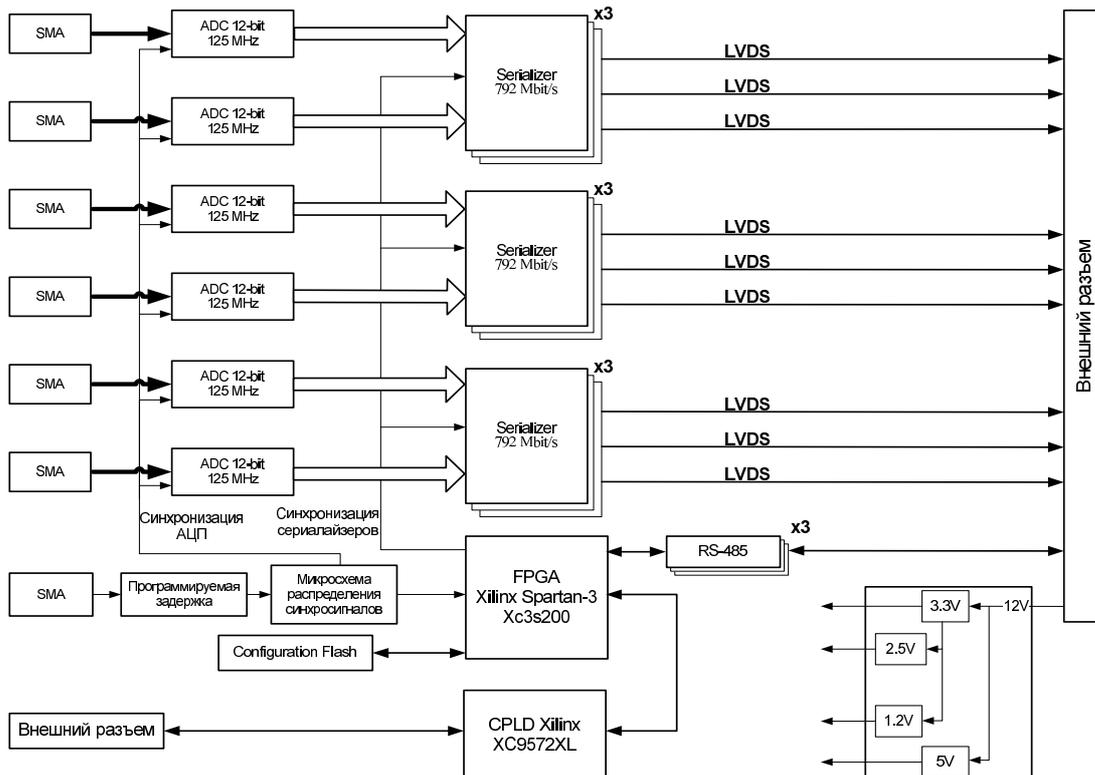


Рис. 14. Структурная схема платы аналого-цифрового преобразования.

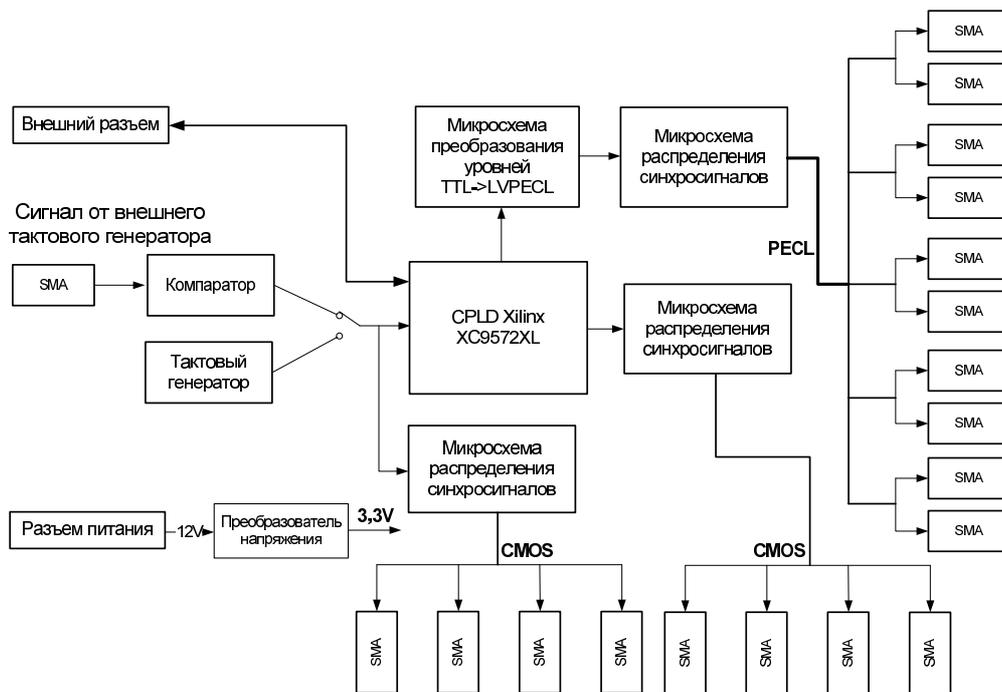


Рис.15. Структурная схема платы распределения синхронизирующих сигналов Внешний вид всей системы представлен на рис.16. Данная система является прототипом специализированной СМК

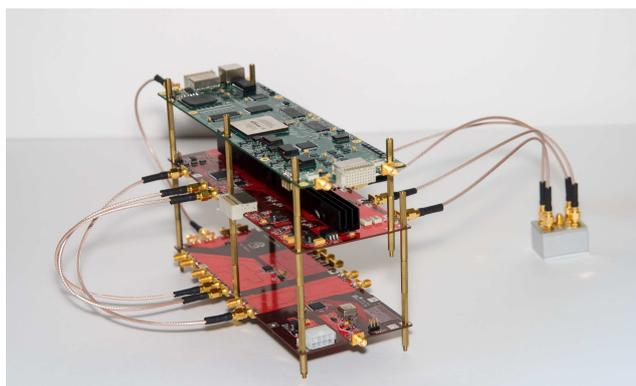


Рис.16. Внешний вид системы обработки сигналов.

Основные технические характеристики платы распределения синхронизирующих сигналов:

- CPLD xc9572xl
- 5 выходов PECL
- 8 выходов CMOS
- 20 внешних цифровых входов/выходов

- Возможность подключение внешнего тактового сигнала
 - Напряжение питания платы 12 В
 - Нестандартный конструктив
- Структурная схема приведена на рис.15..

Заключение

Таким образом, мы попытались показать различные аспекты внедрения перспективных технологий проектирования и примеры их воплощения в конкретные изделия. Авторы будут признательны за отзывы, которые следует направлять по адресу info@dsol.ru

Литература

1. R. E. Bryant, K.-T. Cheng, A. B. Kahng, et al., "Limitations and challenges of computer-aided design technology for CMOS VLSI", *Proceedings of the IEEE*, v. 89, №3, p. 341-362, 2001.
2. H. Chang, L. Cooke, M. Hunt, et al., "Surviving the SOC revolution: A guide to platform-based design", Norwell. MA: Kluwer, 1999.
3. www.dsol.ru

ИНФОРМАЦИЯ
10-Я МЕЖДУНАРОДНАЯ НАУЧНО-ТЕХНИЧЕСКАЯ
КОНФЕРЕНЦИЯ И ВЫСТАВКА
«ЦИФРОВАЯ ОБРАБОТКА СИГНАЛОВ И ЕЁ ПРИМЕНЕНИЕ – DSPA*2008»

Развитие современных информационных технологий характеризуется широким практическим использованием методов и техники цифровой обработки сигналов (ЦОС) – одной из самых динамичных и быстро развивающихся технологий в мире телекоммуникаций и информатизации мирового сообщества.



цифровой обработки сигналов» (31 доклад, руководитель – д.т.н., профессор Ю.А. Брюханов); «Обработка сигналов в системах телекоммуникаций» (34 доклада, руководитель, д.т.н., профессор – Ю.Н. Прохоров); «Обработка сигналов в радиотехнических системах» (29 докладов, руководители –



Отвечая целям и задачам консолидации и поддержки отечественных ученых и специалистов, работающих в области передовых информационных технологий реального времени, расширения международных научных связей и содействия внедрению высоких наукоемких технологий XXI века, Российское научно-техническое общество радиотехники, электроники и связи имени А.С. Попова совместно с компанией «AUTEX.Ltd» при поддержке РФФИ и при участии Федерального агентства по промышленности РФ, Министерства образования и науки РФ, Российской секции IEEE Signal Processing Society, Института радиотехники и электроники РАН, Института проблем управления РАН, ЗАО «МНИТИ», МГТУ им. Н.Э. Баумана, МТУСИ, МАИ, МЭИ и других ведущих российских вузов и организаций, провели 26-28 марта 2008 г. в ИГТУ РАН 10-ю, юбилейную, Международную научно-техническую Конференцию и Выставку: «Цифровая обработка сигналов и её применение- DSPA'2008». В работе конференции и выставки приняли участие свыше 1000 человек из 40 городов России, стран СНГ и Балтии, а также представители ряда стран дальнего зарубежья.

Работа конференции проходила традиционно по десяти секциям: «Теория сигналов и систем» (31 доклад, руководитель – д.т.н., профессор Ю.С. Шинаков); «Теория и методы

д.т.н., профессор Ю.Г. Сосулин, к.т.н., профессор В.С. Сперанский); «Обработка и передача изображений» (33 доклада, руководители – д.т.н., профессор В.П. Дворкович, д.т.н. А.В. Дворкович); «Обработка измерительной информации» (18 докладов, руководитель – к.т.н., профессор Ю.В. Скачко); «Проектирование и техническая реализация систем ЦОС» (22 доклада, руководитель – д.т.н., профессор В.В. Витязев); «Цифровое радиовещание» (5 докладов, руководитель – к.т.н., профессор Е.П. Зелевич); «Цифровая обработка многомерных сигналов» (6 докладов, руководитель – д.т.н., доцент М.К. Чобану); «Нейрокомпьютерная обработка сигналов и изображений» (9 докладов, руководитель – д.т.н., профессор А.И. Галушкин). На конференции было заслушано более 200 докладов, по материалам которых изданы «Труды Конференции» в 2-томах, общим объемом 712 страниц.

В своем приветствии участников конференции Председатель Национального комитета, член-корреспондент РАН Ю.Б. Зубарев, в частности, отметил: «Сегодня трудно переоценить масштабность и значимость цифровых информационных технологий обработки сигналов во всех сферах человеческой деятельности, начиная с бытовой техники, средств телекоммуникаций и заканчивая новейшими разработками в области военных технологий. Интернет, мобильная связь,



цифровое телерадиовещание – это лишь небольшой пример широкого практического использования методов и техники ЦОС. Мир во многом стал «Цифровым»!...».

На пленарном заседании, в день открытия конференции, были заслушаны 7 докладов, в которых нашли отражение вопросы теории и практики построения и внедрения систем цифрового телевизионного вещания, обработки и передачи оптических изображений, развития компьютерных архитектур и применения гетерогенных кластерных систем обработки информации, синтеза и технической реализации цифро-



вых систем узкополосной фильтрации на основе многоскоростной обработки сигналов. Основной акцент выступающих был сделан в направлении анализа проблем и оценки перспектив внедрения в России цифрового телевизионного вещания и его международной сертификации (член-корр. Ю.Б. Зубарев, ЗАО «МНИТИ», профессор М.И. Кривошеев, ФГУП «НИИР», г.Москва). С интересом встречены доклады член-корр. Б.А. Бабаяна (г. Москва) о развитии высокопроизводительных компьютерных архитектур обработки информации и В.Г. Мистюкова (ЗАО «СКАН Инжиниринг-Телеком», г. Воронеж) о технических возможностях и эф-



фективности использования гетерогенных кластерных систем обработки информации в реальном времени. Методы и технологии цифровой обработки оптических видеоизображений, в том числе трехмерных голографических, стали предметом обсуждения в докладе профессора Л. Ярославского (г.Тель-Авив, Израиль). О методах синтеза и эффективной реализации цифровых КИХ-фильтров с линейной фазочастотной характеристикой рассказал в своем выступлении профессор Т. Сарамяки (г.Тампера, Финляндия). С новыми техническими решениями построения декодеров на основе многопороговых алгоритмов познакомил участников

профессор В.В. Золотарев (ИКИ РАН, г.Москва).

Одновременно с работой конференции компанией «AUTEX.Ltd» была организована выставка новых информационных технологий реального времени и инструментальных средств ЦОС, в работе приняли участие ведущие в этой области отечественные предприятия и фирмы: ЗАО «AUTEX.Ltd», ЗАО «Инструментальные системы», ЗАО «Скан Инжиниринг Телеком», ГУП НПЦ «ЭЛВИС», НТЦ «Модуль», ЗАО «L-CARD», ООО «Растр Технолоджи», НПП «Цифровые решения» и др.



В дни работы конференции и выставки состоялись семинары-презентации по новым разработкам в области DSP-технологий, которые провели хорошо известные на российском рынке фирмы: «Analog Devices, Inc», ГУП НПЦ «ЭЛВИС», ООО «ГСБ технолоджи», ОАО «НПК «НИИДАР» и др.

С целью предоставления возможности всестороннего открытого обсуждения проблем и перспектив дальнейшего развития DSP-технологий и широкого их использования в разработках отечественных ученых и специалистов в первый день работы конференции и выставки был проведен



Круглый стол: «Современные приложения ЦОС в области радиолокации, автоматического управления и приборостроения».

В заключительный день работы конференции и выставки по каждой секции были подведены общие итоги, а также итоги конкурса на лучшие научные доклады среди молодых ученых и специалистов и состоялось их награждение.

По материалам прошедшей конференции редакции научно-технических журналов: «Цифровая обработка сигналов», «Электросвязь» и «Радиотехника» планируют в 2008 году ряд тематических выпусков.